

## **BAB V**

### **PENUTUP**

#### **5.1 Kesimpulan**

Berdasarkan hasil perancangan serta pengujian sistem maka dapat disimpulkan beberapa hal yaitu :

1. Untuk menampilkan suatu gambar monitor membutuhkan sinyal yaitu R, G, B, VS dan HS.
2. Data yang akan ditampilkan pada monitor berbentuk *array* yang terdiri dari kolom (*pixel*) dan Baris (*line*).
3. Gerbang logika yang mampu dilayani oleh FPGA Xilinx spartan2 Xc2s50-PQ208 hanya 50 ribu gerbang logika dasar digital dan memorinya juga terbatas maka dengan metode ini hanya dapat menampilkan beberapa digit atau beberapa karakter saja pada monitor.

#### **5.2 Saran**

Karena sistem perancangan VGA monitor ini dinilai masih banyak kekurangannya maka untuk pengembangan selanjutnya disarankan untuk memperhatikan beberapa hal berikut:

1. Jika pengendalian dilakukan dengan FPGA hendaknya dapat membuat bahasa yang lebih baik sehingga tidak memakan memori atau memakai gerbang logika yang melebihi kapasitas dari FPGA sehingga dapat dapat menampilkan lebih banyak karakter pada monitor.

2. Dengan tersedianya *port* PS2 maka untuk kedepan dapat membuat kode VHDL sebagai *interface* antara FPGA dengan *keyboard* sehingga memasukkan datanya dapat menggunakan *keyboard* .

