

DAFTAR ISI

Halaman Judul	i
Lembar Pengesahan Pembimbing.....	ii
Lembar Pengesahan Penguji.....	iii
Halaman Persembahan.....	iv
Halaman Motto	v
Kata Pengantar.....	vi
Abstrak.....	viii
Daftar Isi	ix
Daftar Gambar	xi
Daftar Tabel.....	xii
Bab I PENDAHULUAN	
1.1 Latar Belakang.....	1
1.2 Rumusan Masalah.....	2
1.3 Batasan Masalah	2
1.4 Tujuan Penelitian	3
1.5 Sitematika Penulisan.....	4
Bab II DASAR TEORI	
2.1 Monitor CRT.....	6
2.1.1 R, G, B	8
2.1.2 Hs dan Vs.....	9
2.1.3 VGA sistem <i>Timing</i>	9
2.2 FPGA.....	11
2.3 VHDL.....	12
2.4 <i>Board</i> Pegasus.....	16
2.4.1 Port JTAG dan Pengkonfigurasi Modul.....	17
2.4.2 <i>Power Supply</i>	19
2.4.3 <i>Oscillator</i>	19
2.4.4 Saklar <i>Pushbutton</i> , Saklar Geser, Indikator LED.....	19

2.4.5	<i>Seven Segment</i>	20
2.4.6	<i>Port I/O Tambahan</i>	22
Bab III PERANCANGAN SISTEM		
3.1	<i>Keypad</i>	27
3.2	<i>Pengendali (controller)</i>	28
3.3	<i>Port VGA</i>	28
3.4	<i>Display</i>	29
3.5	<i>Pembuatan software</i>	29
3.5.1	<i>Pembangkit clock 25MHz</i>	30
3.5.2	<i>Input</i>	30
3.5.3	<i>Character Map</i>	30
3.5.4	<i>VGA Controller</i>	31
3.6	<i>Simulasi</i>	32
3.7	<i>Test</i>	32
Bab IV ANALISA DAN PEMBAHASAN		
4.1	<i>Hasil Simulasi Sistem</i>	33
4.1.1	<i>Clock 25MHz</i>	33
4.1.2	<i>Keypad</i>	34
4.1.3	<i>Program Utama</i>	36
4.2	<i>Pembentuk Mode 640 x 480 dan Pewarnaan</i>	38
4.3	<i>Display Area</i>	39
Bab V PENUTUP		
5.1	<i>Kesimpulan</i>	41
5.2	<i>Saran</i>	41
DAFTAR PUSTAKA		42
LAMPIRAN		43

DAFTAR GAMBAR

Gambar 2.1	Bagian-bagian monitor.....	7
Gambar 2.2	<i>Timing of a line</i>	10
Gambar 2.3	<i>Timing of a frame</i>	11
Gambar 2.4	Papan sirkuit Pegasus.....	11
Gambar 2.5	Diagram penggunaan software untuk memprogram PLD	13
Gambar 2.6	Contoh skema rangkaian digital.....	15
Gambar 2.7	Blok diagram Pegasus.....	17
Gambar 2.8	Aliran scan JTAG pada Pegasus	18
Gambar 2.9	Rangkaian saklar <i>pushbutton</i> (a), saklar geser (b), LED (c).....	20
Gambar 2.10	<i>Common anode seven-segment</i> 4 digit.....	20
Gambar 2.11	<i>Common anode seven-segment</i> 1 digit.....	21
Gambar 2.12	Diagram waktu dari <i>selector AN</i>	21
Gambar 2.13	<i>Pin</i> penghubung tambahan.....	22
Gambar 3.1	Blok diagram perancangan sistem.....	26
Gambar 3.2	Rangkaian RC untuk input FPGA(a), <i>keypad</i> (b).....	27
Gambar 3.3	Konektor VGA.....	28
Gambar 3.4	Blok diagram desain program.....	29
Gambar 3.5	<i>Bit map</i> huruf A.....	30
Gambar 4.1	Hasil simulasi Pembangkit sinyal 25MHz.....	34
Gambar 4.2	Hasil simulasi dari <i>keypad</i>	35
Gambar 4.3	Hasil simulasi dari <i>output</i>	36

DAFTAR TABEL

Tabel 2.1 Tabel warna 1 bit	8
Tabel 2.2 Tabel sistem <i>timing</i> pada monitor.....	10
Tabel 2.3 <i>Port accessory</i>	22
Tabel 2.4 Konfigurasi <i>pin</i> pada modul Pegasus.....	23
Tabel 2.5 <i>Pin</i> FPGA XC2s50.....	24

