

BAB IV

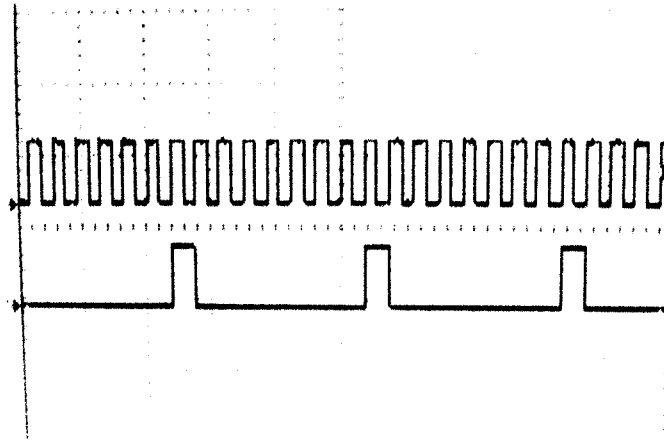
ANALISA DAN PEMBAHASAN

Pengamatan sinyal pada rangkaian dilakukan pada titik unit pembentuk isyarat termodulasi (*bandpass filter* dan pembalik fase), *shift register 8-bit*, runtun *PN*, dan multiplekser *analog*. Tujuan dari pengujian alat ini untuk mengetahui bagaimana sistem kerja dari rangkaian yang dibuat apakah sudah sesuai dengan hasil perancangan atau belum. Pada pengujian alat ini dilakukan dengan menggunakan alat bantu *oscilloscope*. Setelah dilakukan pengujian dan pengamatan, diperoleh beberapa data sebagai berikut:

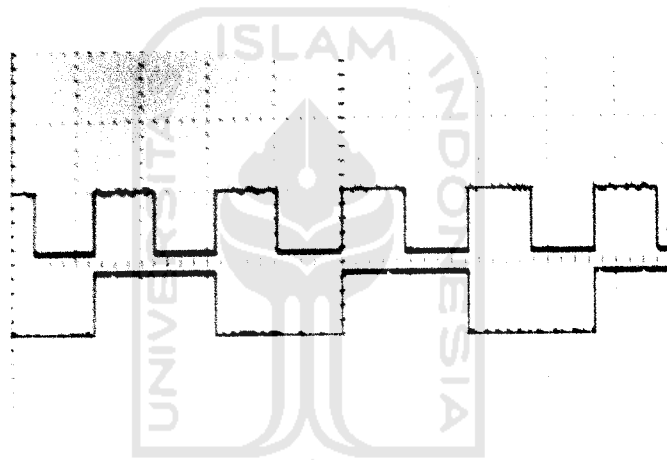
4.1 Sumber data *Shift Register 8-Bit*

Tujuan dari pengujian *shift register 8-bit* adalah untuk mengetahui bentuk gelombang yang dihasilkan telah sesuai dengan masukan data yang telah diberikan atau belum. Runtun data digital yang akan dimodulasikan $d(t)$, dibangkitkan oleh sumber data yang berasal dari dip switch dimana salah satu kakinya dihubungkan ke ground dan kaki satunya ke vcc melalui tahanan sebesar 4K7. Sumber data ini mampu membangkitkan data serial delapan bit berulang. Aras tegangan yang dihasilkan adalah +5 volt untuk logika 1, dan 0 volt untuk logika 0

Pengujian ini, menggunakan masukan *bit rate (fb)* sebesar 1,111 KHz. Hasil pengujian *shift register 8-bit* saat diberi masukan data 10001000 ditunjukkan pada gambar 4.1 dan 10101010 ditunjukkan pada gambar 4.2.



Gambar 4.1 Sinyal keluaran pada *shift register 8-bit* saat diberi masukan data 10001000.



Gambar 4.2 Sinyal keluaran pada *shift register 8-bit* saat diberi masukan data 10101010.

Pada gambar diatas ditunjukkan bahwa saat biner satu ditunjukkan dengan level tinggi . Sedangkan saat biner 0 ditunjukkan saat level rendah. Dalam hal ini berarti *shift register 8-bit* telah bekerja dengan baik.

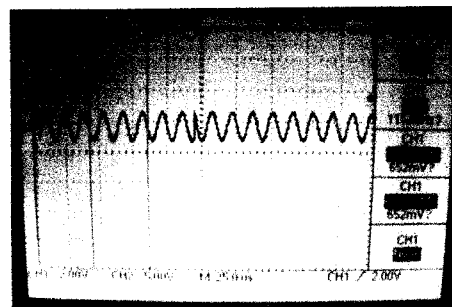
4.2 Penerima

Pengujian ini, menggunakan *shift register 8-bit* saat diberi masukan data 10101010 yang ditunjukkan pada gambar 4.2.

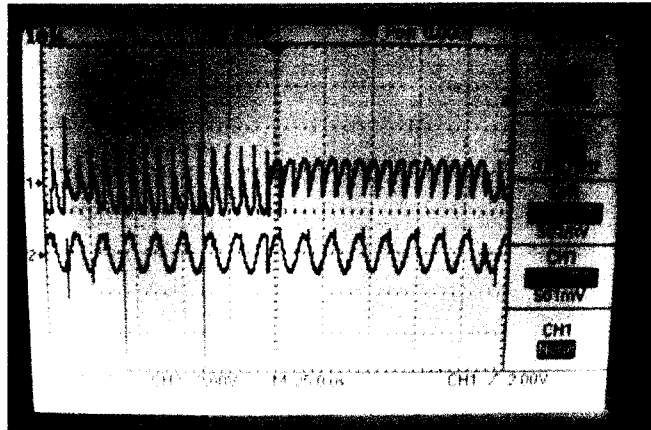
Untuk mendapatkan sinyal data terpulihkan pertama yang dilakukan pertama kali adalah memisahkan sinyal data dengan sinyal yang ditumpanginya. Pada bagian demultiplekser ini menggunakan IC CD4053 yang merupakan multiplekser/demultiplekser analog. Sinyal yang diterima dimasukkan ke demultiplekser dengan polaritas terbalik dan tak-terbalik, sedangkan untuk pengendali agar sinyal data terpisah dengan menggunakan frekuensi yang sama dengan frekuensi pembawa di pengirim, namun mempunyai bentuk gelombang kotak. Hal ini disebabkan IC 4053 menurut uji coba pada perangkat-keras ini masukan kendali harus berbentuk kotak.

4.2.1 Demultiplekser Analog

Proses pengumpulan kembali sinyal tersebar $S(r)$ dimulai dengan memisahkan sinyal informasi yang diterima dengan sinyal pembawa. Proses ini cukup menggunakan IC CD4053. pada gambar 4.3 ditunjukkan masukan dari penerima sedangkan pada gambar 4.4 merupakan keluaran dari demultiplekser.



Gambar 4.3 Sinyal tersebar

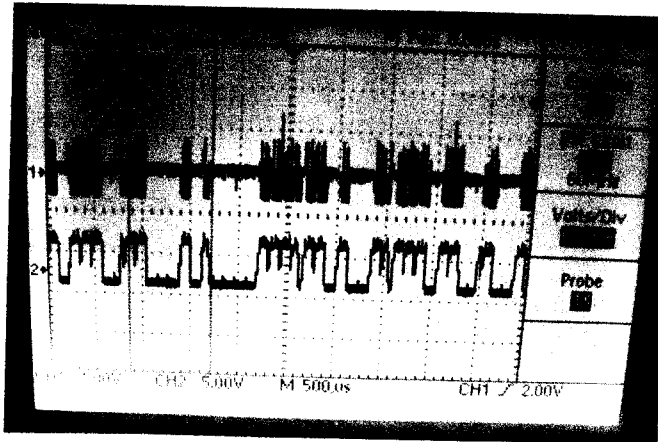


Gambar 4.4 Keluaran IC 4053

Pada Gambar 4.4 terlihat sinyal keluaran dari demultiplekser analog masih berupa sinyal yang masih tidak beraturan, untuk mendapatkan sinyal yang diinginkan, maka sinyal ini diintegrasikan dengan *integrator*.

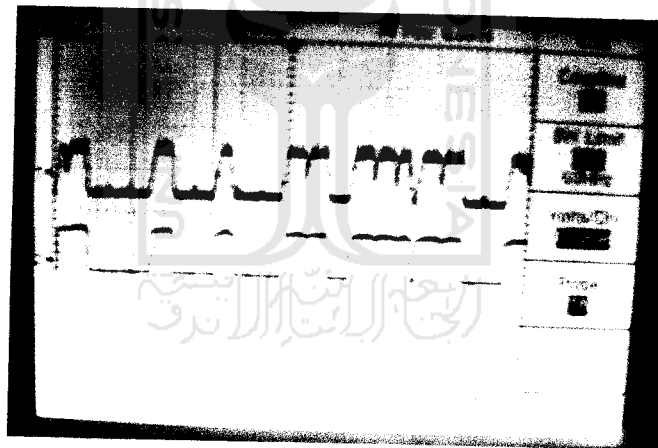
4.2.2 Pengintegralan dan Pembuang

Rangkaian *integrate and dump* ini berfungsi untuk mengumpulkan energi pada tiap bit. Pengintegralan bekerja pada tiap bit sesuai pulsa reset *integrator*. Bentuk keluaran pengintegral dapat dilihat pada Gambar 4.5. Tegangan keluaran *integrator* mempunyai polaritas terbalik dari sinyal masukannya. Ketika masukan pulsa *integrator* naik di awal periode bit, *capasitor* akan mengalami pengosongan oleh saklar digital, yang menyebabkan pulsa langsung turun menuju 0 volt. Proses integrasi terjadi selama satu bit. Pada akhir periode itu kembali terjadi pengosongan oleh saklar digital sehingga pulsa kembali ke 0 volt.



Gambar 4.5 Masukan integrator dan keluaran integrator

Untuk mendapatkan sinyal dengan bentuk kotak agar dapat dilakukan proses sinkronisasi maka digunakan sebuah pembanding tegangan. Hasilnya seperti pada Gambar 4.6. Selanjutnya dapat dilakukan proses sinkronisasi.

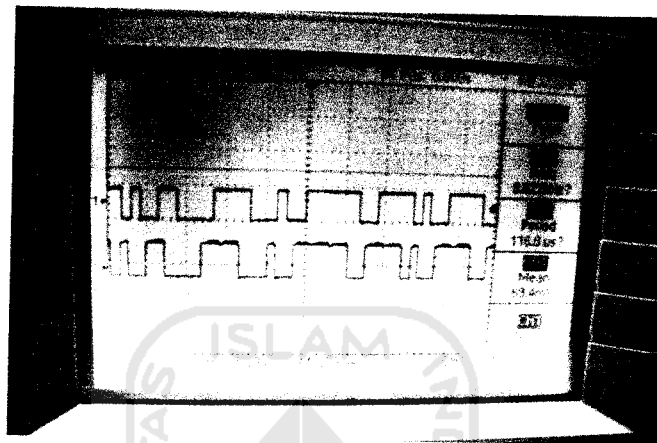


Gambar 4.6 Keluaran sinyal integral dan pembanding tegangan

4.2.3 Rangkaian Sinkronisasi

Pada rangkaian ini, sinyal informasi yang dihasilkan dari pengintegralan yang telah diperbaiki bentuk sinyalnya diserempakkan dengan sinyal detak yang

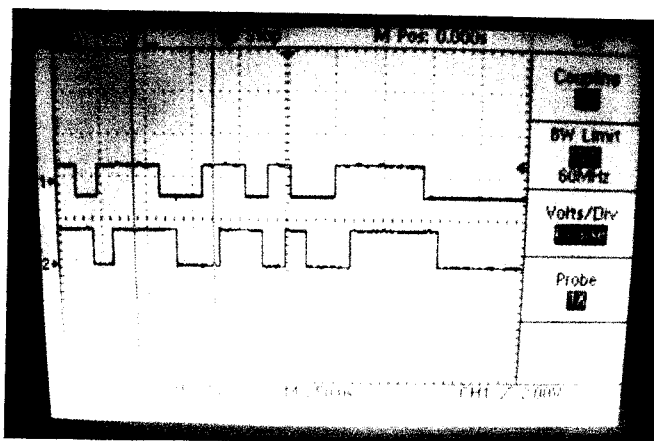
besarnya dua kali dari sinyal detak untuk runtun PN, hal ini untuk mendapatkan tunda waktu yang diinginkan. Proses ini dilakukan dengan menyisipkan sebuah Flip-flop D dan sinyal yang didapatkan terlihat pada Gambar 4.7.



Gambar 4.7 Tunda waktu pembanding tegangan

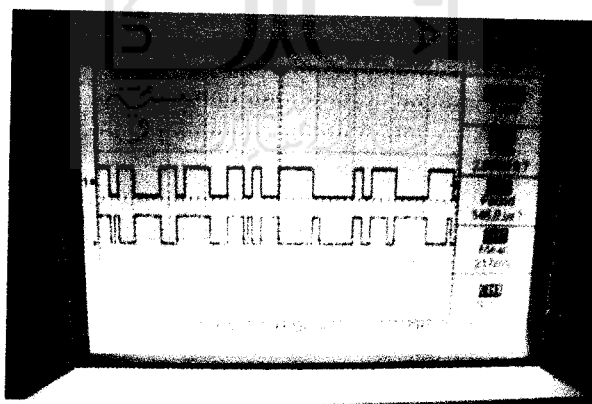
Pada Gambar 4.7 terlihat sinyal keluaran dari flip-flop D mempunyai tunda waktu dari sinyal masukannya.

Untuk mendapatkan Runtun PN yang sinkron dengan sinyal informasi rx_b yang diterima, maka Runtun PN mengalami penundaan dengan menggunakan Flip-flop D. Hasil yang didapatkan seperti pada Gambar 4.8



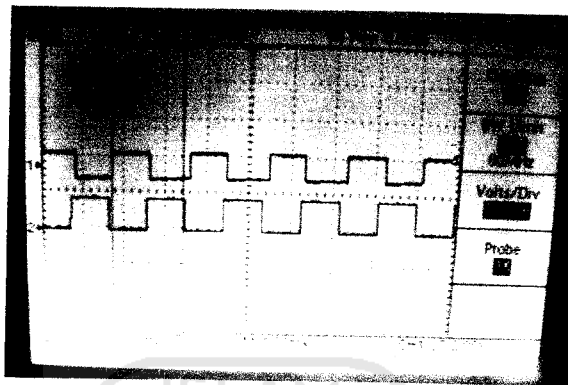
Gambar 4.8 Tunda waktu runtun PN dan keluaran Flip-flop D

Data terpulihkan didapat dari perkalian antara Runtun PN di penerima, yang mempunyai kode yang sama dengan kode Runtun PN pengirim dengan sinyal informasi rx_b . Perkalian ini menggunakan gerbang logika EXOR. Gambar 4.9 memperlihatkan perkalian tersebut. Dari gambar tersebut terlihat bahwa perkalian menghasilkan sinyal data terpulihkan $d(r)$.

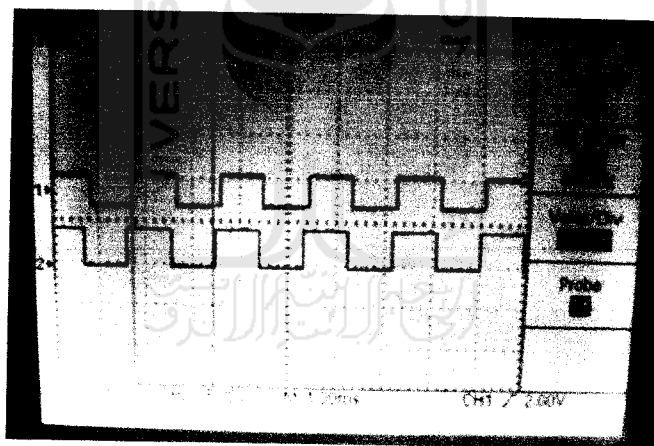


Gambar 4.9 Runtun PN dan sinyal rx_b sebelum masuk EXOR

Perbandingan data yang terkirim $d(t)$ dengan data terpulihkan $d(r)$ terlihat pada gambar 4.10. Terlihat bahwa data yang diterima mempunyai tunda waktu dari data yang dikirim hampir mendekati satu bit.



Gambar 4.10 Perbandingan data terkirim dengan data terpulihkan sebelum melalui gerbang pembalik



Gambar 4.11 Perbandingan data terkirim dengan data terpulihkan

Dari hasil pengamatan dapat diambil beberapa kesimpulan yaitu keluaran data dari penerima dengan data dari pemancar memerlukan tunda waktu, hal ini disebabkan antara pemancar dan penerima memerlukan waktu untuk konversi.