

DAFTAR ISI

	Halaman
HALAMAN JUDUL	i
HALAMAN PENGESAHAN	ii
HALAMAN PENGESAHAN PENGUJI	iii
HALAMAN MOTTO	iv
HALAMAN PERSEMBAHAN	v
KATA PENGANTAR	vi
DAFTAR ISI	viii
DAFTAR GAMBAR	xi
DAFTAR TABEL	xiii
ABSTRAKSI	xiv
BAB I PENDAHULUAN	1
1.1 Latar Belakang Masalah	1
1.2 Rumusan Masalah	2
1.3 Batasan Masalah	2
1.4 Tujuan Penelitian	3
1.5 Sistematika Penulisan	3
BAB II LANDASAN TEORI	5
2.1 Pendahuluan	5
2.2 Spektrum Tersebar Runtun Langsung	6
2.3 Runtun Derau Semu	9
2.4 Runtun Gold	12

2.5 Pembagi Frekuensi	13
2.6 Penguat Operasional (<i>OP-AMP</i>)	14
2.6.1 Penguat <i>Inverting</i>	15
2.7 <i>Shift Register 8-bit</i>	16
2.8 <i>Flip-flop D</i>	18
2.9 Multiplexer Analog	20
BAB III PERANCANGAN SISTEM	23
3.1 Penerima	23
3.2 Rangkaian <i>Dual Inline Package (DIP) Swicth</i>	24
3.3 Register Geser Dengan Masukan Paralel ke Keluaran Seri ...	25
3.4 Penyerempak Data	26
3.5 Pembagi Frekuensi	27
3.6 Runtun PN	29
3.7 Multiplexer Analog	30
3.8 Demultiplexer	31
3.9 Pengintegral dan Pembuang	32
3.10 Pembanding	33
3.11 Rangkaian Sinkronisasi	34
BAB IV ANALISA DAN PEMBAHASAN	36
4.1 Sumber data <i>Shift Register 8-Bit</i>	36
4.2 Penerima	38
4.2.1 Demultiplexer Analog	38
4.2.2 Pengintegralan dan Pembuang	39

4.2.3 Rangkaian Sinkronisasi	40
BAB V PENUTUP	44
5.1 Kesimpulan	44
5.2 Saran	45
DAFTAR PUSTAKA	46
LAMPIRAN	



DAFTAR GAMBAR

		Halaman
Gambar 2.1	Sinyal spektrum tersebar dan sinyal informasi pita sempit	5
Gambar 2.2	Diagram blok pengirim DSSS	6
Gambar 2.3	Proses penyebaran dalam kawasan waktu	7
Gambar 2.4	Diagram blok penerima DSSS Gelombang Frekuensi	7
Gambar 2.5	Proses desreading pada kawasan waktu	8
Gambar 2.6	Diagram blok register geser	10
Gambar 2.7	Contoh pembuatan Runtun Gold dengan $[5,2]_s$ dan $[5,1]$	12
Gambar 2.8	Konfigurasi IC 4060	13
Gambar 2.9	Pin Konektor TL074	14
Gambar 2.10	Jenis – jenis masukan pada Op-Amp	15
Gambar 2.11	Rangkaian penguat <i>inverting</i>	16
Gambar 2.12	Diagram logika IC 4014	17
Gambar 2.13	Simbol IC 7474	19
Gambar 2.14	Diagram fungsional untuk IC 4053	22
Gambar 3.1	Untai penerima	23
Gambar 3.2	Rangkaian <i>DIP-Switch</i>	24
Gambar 3.3	Register geser paralel ke seri dengan masukan data 8-bit	25
Gambar 3.4	Penyerempak data.	26
Gambar 3.5	Register geser	29
Gambar 3.6	Multiplekser <i>analog</i>	30
Gambar 3.7	Rangkaian demodulator	32

Gambar 3.8	Pengintegralan	32
Gambar 3.9	Rangkaian pengintegral	33
Gambar 3.10	Pembanding tegangan	34
Gambar 3.11	Rangkaian sinkronisasi	35
Gambar 4.1	Sinyal keluaran pada <i>shift register 8-bit</i> saat diberi masukan data 10001000	37
Gambar 4.2	Sinyal keluaran pada <i>shift register 8-bit</i> saat diberi masukan data 10101010	37
Gambar 4.3	Sinyal tersebar	38
Gambar 4.4	Keluaran IC 4053	39
Gambar 4.5	Masukan integrator dan keluaran integrator	40
Gambar 4.6	Keluaran sinyal integral dan pembanding tegangan	40
Gambar 4.7	Tunda waktu pembanding tegangan	41
Gambar 4.8	Tunda waktu runtun PN dan keluaran Flip-flop D	42
Gambar 4.9	Runtun PN dan sinyal rx_b sebelum masuk EXOR	42
Gambar 4.10	Perbandingan data terkirim dengan data terpulihkan sebelum melalui gerbang pembalik	43
Gambar 4.11	Perbandingan data terkirim dengan data terpulihkan	43

DAFTAR TABEL

		Halaman
Tabel 2.1	Pergeseran register geser	11
Tabel 2.2	Tabel Kebenaran IC 4060	13
Tabel 2.3	Keterangan Pin IC 4060	14
Tabel 2.4	Keterangan Pin IC 4014	17
Tabel 2.5	Tabel Kebenaran IC 4014	18
Tabel 2.6	Tabel Kebenaran D flip-flop dengan IC 7474	20
Tabel 2.7	Tabel Kebenaran IC 4053B	21

